

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-357942

(43)Date of publication of application : 26.12.2001

(51)Int.Cl.

H01R 13/703

G06F 1/18

H01R 12/16

H04L 25/02

(21)Application number : 2000-175275

(71)Applicant : NEC ENG LTD

(22)Date of filing : 12.06.2000

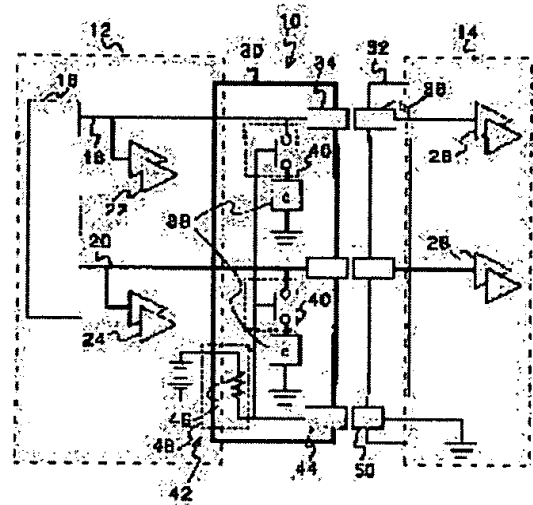
(72)Inventor : KOBAYASHI MITSUYOSHI

## (54) CONNECTOR WITH LOAD ADJUSTMENT FUNCTION

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To adjust automatically a capacitive load of a transmission line according to an existence of an extended substrate, and to prevent a waveform distortion of a transmitted signal by a fluctuation of the capacitive load, in information processing equipment.

**SOLUTION:** A dummy capacitive load (38), an extended substrate detector (42), and a relay switch (40) are provided inside the connector (10). When the extended substrate (14) is not connected to a main substrate (12), the dummy capacitive load (38) is connected to transmission lines (18, 20). When the extended substrate (14) is connected to it, the dummy capacitive load is cut from the transmission line automatically. Consequently, regardless of the existence of the extended substrate, the capacitive load of the transmission line is always maintained uniform viewed from an integrated circuit of a transmission side, and signals having the same constantly stabilized waveform is transmitted.



BEST AVAILABLE COPY

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-357942

(P2001-357942A)

(43) 公開日 平成13年12月26日 (2001. 12. 26)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テーム(参考)

H 0 1 R 13/703

H 0 1 R 13/703

5 E 0 2 1

G 0 6 F 1/18

H 0 4 L 25/02

G 5 E 0 2 3

H 0 1 R 12/16

G 0 6 F 1/00

3 2 0 E 5 K 0 2 9

H 0 4 L 25/02

H 0 1 R 23/68

3 0 3 D

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願2000-175275(P2000-175275)

(22) 出願日 平成12年6月12日(2000. 6. 12)

(71) 出願人 000232047

日本電気エンジニアリング株式会社

東京都港区芝浦三丁目18番21号

(72) 発明者 小林 光由

東京都港区芝浦三丁目18番21号 日本電気  
エンジニアリング株式会社内

(74) 代理人 100090099

弁理士 伊藤 宏

Fターム(参考) 5E021 FB02 FB17 FC29 FC40 LA01

MA09 MA22 MB20

5E023 AA16 AA21 AA29 BB01 BB02

BB19 BB22 BB29 CC02 CC22

HH11 HH12

5K029 AA03 DD04 GG07 HH01 JJ08

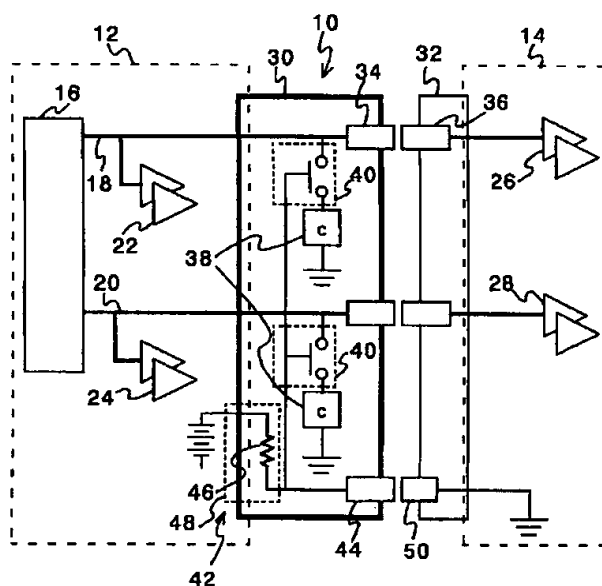
(54) 【発明の名称】 負荷調整機能付きコネクタ

(57) 【要約】

【課題】 情報処理装置において、増設基板の有無に応じて自動的に伝送路の容量負荷を調整し、容量負荷の変動による伝送信号の波形歪みを防止する。

【解決手段】 コネクタ(10)の内部に、ダミー容量負荷(38)と増設基板検出回路(42)とリレースイッチ(40)を設ける。

メイン基板(12)に増設基板(14)が接続されていないときには、ダミー容量負荷(38)は伝送路(18、20)に接続されている。増設基板(14)が接続されると、ダミー容量負荷は自動的に伝送路から切断される。その結果、増設基板の有無に関係なく、送信側の集積回路から見て伝送路の容量負荷は常に一定に維持され、常に安定した同一の波形の信号が伝送される。



## 【特許請求の範囲】

【請求項1】 情報処理装置の基板に増設回路を接続するためのコネクタにおいて、

ダミー容量負荷と、基板への増設回路の接続を検出する手段と、増設回路が接続されていないときに前記ダミー容量負荷を基板の伝送路へ接続するスイッチ手段とを設けたことを特徴とするコネクタ。

【請求項2】 前記検出手段は、増設回路の接続により接地される検出ピンと、前記検出ピンの電位に応じて前記スイッチ手段を駆動する駆動回路とを有することを特徴とする請求項1に基づくコネクタ。

【請求項3】 前記ダミー容量負荷は交換自在にコネクタに装着されており、その容量を選択することができるようになっていることを特徴とする請求項1真野は2に基づくコネクタ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、情報処理装置に増設カードや増設基板のような増設回路を接続するためのコネクタに係り、より詳しくは、増設の有無に応じて自動的に伝送路の容量負荷を調整することの可能な負荷調整機能付きコネクタに関する。

## 【0002】

【従来の技術】メモリモジュールなどに代表される増設回路を情報処理装置に増設すると、伝送信号の波形が大きな歪みが発生し、動作上の問題が生ずることが多い。また、高速信号の伝送においては、タイミングマージン問題による新たな誤動作問題などが懸念される。特開平11-272373号公報には、高速信号伝達を行うバスを備えた情報処理装置において、終端手段と検出手段と切り替え手段を有し、抵抗を用いた終端回路を用いることで波形歪みを緩和するようになったコネクタが開示されている。特開平10-261948号公報には、インピーダンス制御信号生成回路および出力電圧検出回路を駆動側に設け、伝送線路の負荷形態の変化などによるインピーダンス変化や不整合に起因する波形歪みを防止し、信号伝達を高速化するようになった出力インピーダンス自己補正回路付き半導体集積回路が記載されている。

## 【0003】

【発明が解決しようとする課題】特開平11-272373号の方式では、終端回路に抵抗を用いてあるので、オーバシュートやアンダーシュートなどの波形歪みは緩和することができる。しかし、この方式の問題点は、半導体集積回路の負荷はコンデンサと等価であるのに、抵抗では実際に接続する増設回路と同等の容量負荷を実現できないので、増設による容量負荷の変化を抵抗で終端しても同等の伝送波形を得ることが難しいということである。また、抵抗による場合は、信号の立ち上がり時間および立ち下がり時間を負荷が接続されているのと同じ

条件にするのが非常に困難である。

【0004】特開平10-261948号の方式の問題点は、駆動側回路の内部に予めインピーダンス制御信号生成回路および出力電圧検出回路を組み込む必要があるため、汎用の集積回路などを使用した回路構成にはこの技術を適用できないということである。

【0005】本発明の目的は、高速信号伝達を行う情報処理装置において、増設カードや増設基板の有無に応じて自動的に伝送路の容量負荷を調整し、容量負荷の変動による波形歪みを防止することの可能なコネクタを提供することにある。

## 【0006】

【課題を解決するための手段】本発明は、情報処理装置の基板に増設回路を接続するためのコネクタにおいて、ダミーの容量負荷と、基板への増設回路の接続を検出する手段と、増設回路が接続されていないときに前記ダミー容量負荷を基板の伝送路へ接続するスイッチ手段とを設けたことを特徴とするものである。

【0007】増設カードや増設基板のような増設回路が接続されていないときには、ダミー容量負荷はスイッチ手段によって伝送路に接続されている。増設回路が接続されると、ダミー容量負荷は自動的に伝送路から切断される。こうして、増設の有無に関係なく、送信側の集積回路から見て伝送路の容量負荷が常に一定に維持されるので、増設による伝送路の容量負荷の変動が防止され、常に安定した同一の波形の信号が伝送される。

【0008】好ましくは、増設検出手段は、増設回路の接続により接地される検出ピンと、この検出ピンの電位に応じてスイッチ手段を駆動する駆動回路とを有する。好ましい実施態様においては、ダミー容量負荷は交換自在にコネクタに装着されており、増設回路の容量に合わせてその容量を選択することが可能である。

## 【0009】

【発明の実施の形態】図1を参照するに、本発明のコネクタ10は、メイン基板12にメモリモジュールその他の増設基板（或いはカード）14を接続するために使用される。メイン基板12は例えば集積回路16を備え、ここで生成された信号は伝送路18および20を通じてメイン基板12上の接続回路22および24に伝送されると共に、増設基板14上の接続回路26および28に伝送される。

【0010】コネクタ10は、メイン基板12および増設基板14に夫々固定された互いに嵌合する第1および第2のコネクタハウジング30、32を備え、これらのハウジング30、32には雌雄対をなす接続端子34、36が各伝送路毎に設けてある。第1ハウジング30には、各伝送路毎に、ダミー容量負荷38と、ダミー容量負荷38を伝送路18又は20へ接続するリレースイッチ40と、増設基板14の有無を検出する検出手段42が設けてある。図示した実施例では、検出手段42は、

## 3

増設基板 14 の有無を検出する増設検出ピン 44 と、抵抗 46 を備えた駆動回路 48 とで構成されている。第 1 ハウジング 30 の増設検出ピン 44 はコネクタを接続した時に第 2 ハウジング 32 の接地ピン 50 によって接地されるようになっている。

【0011】図 2 を参照するに、リレースイッチ 40 は接続端子 34 と接地用配線 52 との間に接続されており、この接地用配線 52 には離間された一対の接続パッド 54 が設けてある。ダミー容量負荷 38 はこれらの接続パッド 54 の間に交換自在に実装される。ダミー容量負荷 38 としては、容量の異なる他種類のものを用意しておき、増設するカードや基板の容量および接続する伝送路に合った所望の容量のものを第 1 ハウジング 30 に実装することができる。

【0012】次に、このコネクタの動作を説明するに、増設基板 14 が接続されていないときには、増設検出ピン 44 は接地ピン 50 によって接地されないの、駆動回路 48 の出力はハイレベルとなり、リレースイッチ 40 は“オン”になっている。その結果、伝送路 18 および 20 にはダミー容量負荷 38 が夫々接続されている。

【0013】メイン基板 12 に増設基板 14 を接続すると、増設検出ピン 44 が接地ピン 50 によって接地されることにより駆動回路 48 の出力は低レベルとなり、リレースイッチ 40 が“オフ”になるので、ダミー容量負荷 38 は伝送路 18 および 20 から切断される。このときには、伝送路 18 および 20 には、ダミー容量負荷 38 に代えて、増設基板 14 の容量が付加されるので、増設基板 14 の有無に拘わらず集積回路 16 側から見て容量負荷は同一に見えることになり、増設基板 14 の接続によって容量負荷が変動することがない。

【0014】本発明のコネクタ 10 を用いた場合と用いない場合のメイン基板 12 内の伝送路 18 および 20 に伝送される信号の波形を図 3 および図 4 に示す。本発明のコネクタ 10 を用いた場合には、図 3 に示したように、増設基板 14 を増設した状態（図 3（A））と増設しない状態（図 3（B））とで同一の波形を得ることが出来る。

【0015】これに対して、本発明のコネクタ 10 を用いることなく、従来技術の抵抗による終端回路を用いた場合には、増設基板 14 を増設しないときの接続回路 22 および 24 への入力信号波形には図 4（A）に示したような波形歪みが生じ、信号波形の立ち上がり時間 T1 および立ち下がり時間 T2 を図 4（B）に示した増設し

## 4

た時の波形（これは図 3 の波形と同じである）のようにするのが困難である。

【0016】

【発明の効果】本発明の第 1 の効果は、増設回路の有無に関係なく、常に安定した同一の波形の信号が伝送されるということである。その理由は、接続回路の負荷は容量（コンデンサ負荷）と等価であり、ダミー容量負荷によって伝送路上に同一の容量負荷を形成することができ、送信側の集積回路から見て伝送路の容量負荷が常に一定に維持されるからである。

【0017】第 2 の効果は、コネクタ内部にダミー負荷や駆動回路等を 1 つにまとめた構成にしたので、外部に回路などを付加することを必要とせず、高速動作回路の増設有無による信号伝送対策をコネクタだけで対応することができ、かつ、コンパクトな回路とすることができることである。

【0018】第 3 の効果は、接続容量負荷が常に同一となるので、接続する送信側集積回路のドライブ能力の選定を容易に行うことができるようになり、また、送信側集積回路の設計やタイミング設計が容易になり、一層の高速信号伝送を可能にすることができることである。

【図面の簡単な説明】

【図 1】メイン基板と増設基板に取り付けた本発明のコネクタのブロック図である。

【図 2】図 1 に示したコネクタのダミー容量負荷取付部の詳細を示す模式図である。

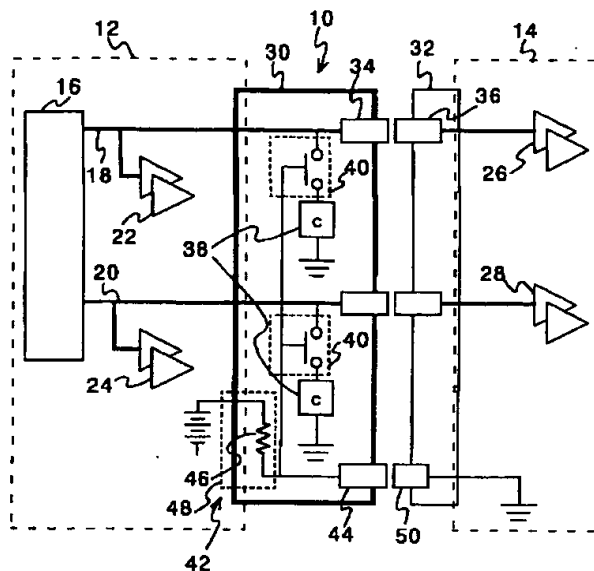
【図 3】本発明のコネクタを用いた場合の伝送波形を示すもので、（A）は増設基板を増設した状態の、（B）は増設しない状態の伝送波形を示す。

【図 4】本発明のコネクタを用いない場合の伝送波形を示すもので、（A）は増設基板を増設しない状態の、（B）は増設した状態の伝送波形を示す。

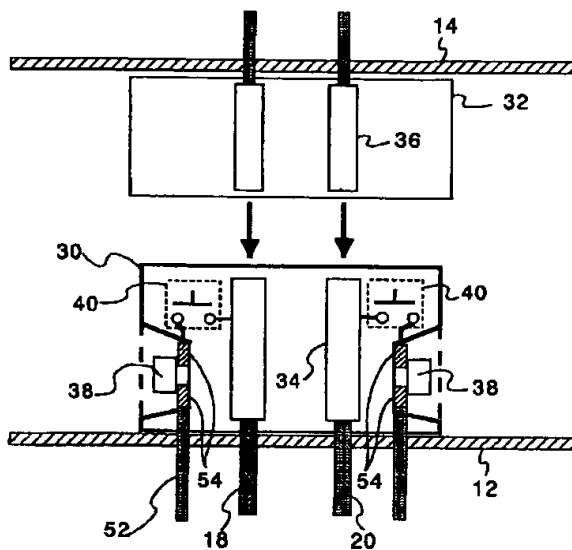
【符号の説明】

- 10 : コネクタ
- 12 : メイン基板
- 14 : 増設基板
- 16 : メイン基板の集積回路
- 18、20 : 伝送路
- 38 : ダミー容量負荷
- 40 : リレースイッチ
- 42 : 増設基板検出手段
- 44 : 増設検出ピン
- 48 : 駆動回路

【図1】

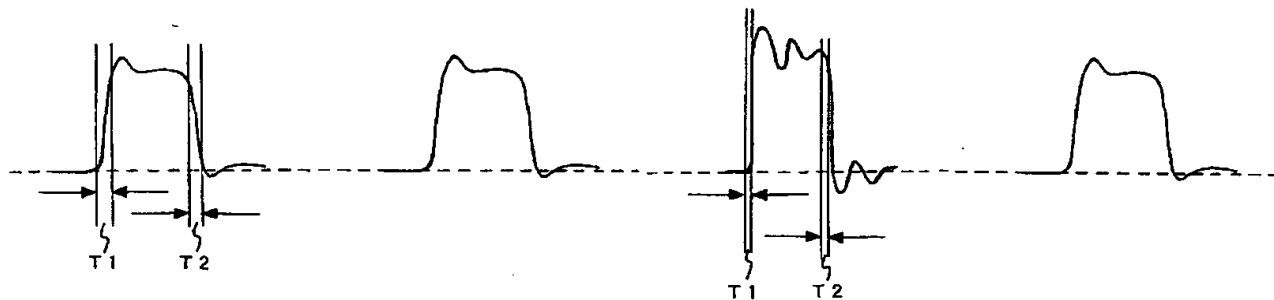


【図2】



【図4】

【図3】



(A) 増設有り

(B) 増設無し

(A) 増設無し

(B) 増設有り